

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 2月25日
Date of Application:

出願番号 特願2003-047472
Application Number:

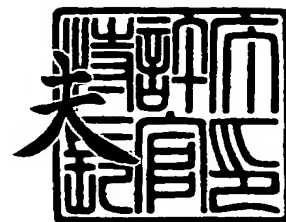
[ST. 10/C]: [JP 2003-047472]

出願人 株式会社デンソー
Applicant(s):

2003年12月22日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



【書類名】 特許願

【整理番号】 N030003

【提出日】 平成15年 2月25日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 11/30

【発明者】

 【住所又は居所】 愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内

 【氏名】 石黒 由香里

【発明者】

 【住所又は居所】 愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内

 【氏名】 石原 秀昭

【発明者】

 【住所又は居所】 愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内

 【氏名】 松岡 俊彦

【特許出願人】

 【識別番号】 000004260

 【氏名又は名称】 株式会社デンソー

【代理人】

 【識別番号】 100071135

 【住所又は居所】 名古屋市中区栄四丁目 6 番 1 5 号 名古屋あおば生命ビル

 【弁理士】

 【氏名又は名称】 佐藤 強

 【電話番号】 052-251-2707

【選任した代理人】

 【識別番号】 100119769

 【弁理士】

 【氏名又は名称】 小川 清

【手数料の表示】

【予納台帳番号】 008925

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9200169

【包括委任状番号】 0217337

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 マイクロコンピュータ

【特許請求の範囲】

【請求項 1】 クリア信号の入力が所定の監視時間以上途絶えたときに異常検知信号を発生するウォッチドッグタイマと、低消費電力動作モードへの移行後所定の復帰時間が経過したときに通常動作モードへの復帰指令信号を発生するスリープ制御タイマとを備えたマイクロコンピュータにおいて、

前記低消費電力動作モードと前記通常動作モードとにおいて入力される動作クロックをカウントするとともに前記クリア信号の入力によりカウント値がクリアされる共用カウンタと、

前記所定の監視時間に応じた前記動作クロックのカウント設定値を保持する監視時間レジスタと、

前記所定の復帰時間に応じた前記動作クロックのカウント設定値を保持する復帰時間レジスタと、

前記通常動作モードにある期間有効化され、前記共用カウンタのカウント値と前記監視時間レジスタのカウント設定値との比較結果に基づいて前記異常検知信号を生成する監視用比較手段と、

前記低消費電力動作モードにある期間有効化され、前記共用カウンタのカウント値と前記復帰時間レジスタのカウント設定値との比較結果に基づいて前記復帰指令信号を生成する復帰用比較手段とを備えて構成されていることを特徴とするマイクロコンピュータ。

【請求項 2】 前記監視用比較手段は、前記共用カウンタのカウント値と前記監視時間レジスタのカウント設定値とを比較する比較器と、前記通常動作モードにおいて当該比較器の出力信号を通過させるゲート手段とから構成され、

前記復帰用比較手段は、前記共用カウンタのカウント値と前記復帰時間レジスタのカウント設定値とを比較する比較器と、前記低消費電力動作モードにおいて当該比較器の出力信号を通過させるゲート手段とから構成されていることを特徴とする請求項 1 記載のマイクロコンピュータ。

【請求項 3】 前記監視用比較手段は、前記通常動作モードにおいて前記共

用カウンタのカウンタ値を通過させるゲート手段と、このゲート手段の出力値と前記監視時間レジスタのカウンタ設定値とを比較する比較器とから構成され、

前記復帰用比較手段は、前記低消費電力動作モードにおいて前記共用カウンタのカウンタ値を通過させるゲート手段と、このゲート手段の出力値と前記復帰時間レジスタのカウンタ設定値とを比較する比較器とから構成されていることを特徴とする請求項 1 記載のマイクロコンピュータ。

【請求項 4】 前記復帰時間レジスタには、前記通常動作モードから前記低消費電力動作モードへ移行するときの前記共用カウンタのカウンタ値に、前記所定の復帰時間に相当する前記動作クロックのカウンタ値を加えたカウンタ設定値が保持されることを特徴とする請求項 1 ないし 3 の何れかに記載のマイクロコンピュータ。

【請求項 5】 前記通常動作モードから前記低消費電力動作モードへ移行するときに、前記共用カウンタがクリアされるとともに、前記復帰時間レジスタに前記所定の復帰時間に相当する前記動作クロックのカウンタ値が保持されることを特徴とする請求項 1 ないし 3 の何れかに記載のマイクロコンピュータ。

【請求項 6】 前記復帰時間が経過したときに加え、所定の復帰要因が発生したときにも、前記低消費電力動作モードから通常動作モードへの復帰指令信号が発生することを特徴とする請求項 1 ないし 5 の何れかに記載のマイクロコンピュータ。

【請求項 7】 前記復帰指令信号の発生時における前記共用カウンタのカウンタ値が格納されるバッファレジスタを設けたことを特徴とする請求項 6 記載のマイクロコンピュータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ウォッチドッグタイマとスリープ制御タイマとを備えたマイクロコンピュータに関する。

【0002】

【従来の技術】

特許文献1には、主発振源からの動作クロックに基づいて動作するCPUを監視するウォッチドッグタイマが記載されている。また、特許文献2には、コントローラをスリープモードから通常動作モードへ遷移させる時間間隔をカウントするタイマを備えた情報処理装置が記載されている。

【0003】

【特許文献1】

特開2001-5695号公報

【0004】

【特許文献2】

特開平9-6489号公報

【0005】

【発明が解決しようとする課題】

図3は、従来から用いられているウォッチドッグタイマとスリープ制御タイマの構成を示している。CPU（図示せず）の暴走検出回路として用いられているウォッチドッグタイマ1は、サブクロック発振回路2からのサブクロックCKをカウントするカウンタ3を備えている。比較器5は、カウンタ3のカウント値がレジスタ4の設定値を超えるとリセット信号RSTを発生するようになっている。CPUは、所定の監視時間内にカウンタ3に対しクリア信号CLRを与える必要がある。従って、リセット信号RSTが出力されないということは、すなわちCPUがクリア信号出力ルーチンを正常に実行していることを意味する。

【0006】

一方、マイクロコンピュータの消費電流を低減するため、CPUが動作する必要がない期間ではメインクロックを停止させ、CPUを低消費電力モード（スリープモード）に移行させる。一旦スリープモードに移行したCPUは、外部からの割り込み信号が入力された時およびスリープ時間が経過した時に、通常動作モードに復帰するように動作する。スリープ制御タイマ6は、サブクロックCKをカウントするカウンタ7を備えており、比較器9は、カウンタ7のカウント値がレジスタ8の設定値を超えるとウェイクアップ信号WKUPを発生するようになっている。

【0007】

これらウォッチドッグタイマ1とスリープ制御タイマ6は、マイクロコンピュータにおいて多用されているにもかかわらず、機能が全く異なっていることから従来は別個独立の構成とされており、サブクロックCKを共用すること以外には回路の統合について検討されていなかった。しかしながら、近年、マイクロコンピュータは一段と高機能化が図られてきており、チップ面積の増大によるコスト上昇が問題となっている。

【0008】

そこで、本発明の目的は、ウォッチドッグタイマとスリープ制御タイマとを備えたものにおいて、回路規模の縮小を図ったマイクロコンピュータを提供することにある。

【0009】**【課題を解決するための手段】**

請求項1に記載した手段によれば、ウォッチドッグタイマを実現するための監視用比較手段と、スリープ制御タイマを実現するための復帰用比較手段とにおいて、1つの共用カウンタを共用化する。ウォッチドッグタイマは、CPUが暴走して所定の監視時間内にクリア信号出力ルーチンを実行できなくなったことを検出するものであるため、CPUの動作が停止する低消費電力動作モードでは用いる必要がない。一方、スリープ制御タイマは、低消費電力動作モードへの移行後所定の復帰時間が経過したときに通常動作モードへの復帰指令信号を発生するものであるため、通常動作モードでは用いる必要がない。

【0010】

本手段は、こうしたウォッチドッグタイマとスリープ制御タイマの特性、つまり両者が共用カウンタを同時に使用することがないという点に着目したものである。カウンタを共用すると、監視用比較手段と復帰用比較手段には共用カウンタのカウント値が比較対象として入力されることになる。そこで、監視用比較手段は通常動作モードにある期間有効化し、復帰用比較手段は低消費電力動作モードにある期間有効化する。これにより、両者間での調停動作が行われ、動作モードに応じて異常検知信号または復帰指令信号が出力されるようになる。

【0011】

本手段によれば、従来構成に比べてカウンタの数を減らすことができるので、その分回路規模を縮小できチップ面積を低減することができる。また、消費電流も低減することができる。なお、本発明でいう共用カウンタは、監視時間または復帰時間を計時する計時手段（タイマ）として用いられるもので、カウント設定値は監視時間または復帰時間と実質的に等価なものである。

【0012】

請求項2に記載した手段によれば、監視用比較手段の比較器は、共用カウンタのカウント値と監視時間レジスタのカウント設定値とを常時比較するが、その比較器の出力信号は通常動作モードにおいてゲート手段を通して出力される。一方、復帰用比較手段の比較器は、共用カウンタのカウント値と復帰時間レジスタのカウント設定値とを常時比較するが、その比較器の出力信号は低消費電力動作モードにおいてゲート手段を通して出力される。これにより、監視用比較手段と復帰用比較手段は、互いに相手側機能による共用カウンタの操作によっても誤信号を出力することがなくなる。

【0013】

請求項3に記載した手段によれば、監視用比較手段の比較回路は、通常動作モードにおいてゲート手段を通過した共用カウンタのカウント値と監視時間レジスタのカウント設定値とを比較した信号を出力する。一方、復帰用比較手段の比較回路は、低消費電力動作モードにおいてゲート手段を通過した共用カウンタのカウント値と復帰時間レジスタのカウント設定値とを比較した信号を出力する。これにより、監視用比較手段と復帰用比較手段は、互いに相手側機能による共用カウンタの操作によっても誤信号を出力することがなくなる。

【0014】

請求項4に記載した手段によれば、通常動作モードから低消費電力動作モードへ移行するときに、復帰時間レジスタには、そのときの共用カウンタのカウント値に、復帰時間に相当する動作クロックのカウント値を加えたカウント設定値が保持される。これにより、共用カウンタは、低消費電力動作モードへ移行した後も、引き続きそのカウント値からカウントを続行することができる。

【0015】

請求項5に記載した手段によれば、通常動作モードから低消費電力動作モードへ移行するときに、共用カウンタがクリアされるとともに、復帰時間レジスタに所定の復帰時間に相当する動作クロックのカウント値が保持される。これにより、共用カウンタのカウント値が復帰時間レジスタの値に等しくなると復帰指令信号が発生する。

【0016】

請求項6に記載した手段によれば、復帰時間が経過したとき以外に、外部割り込みなどの復帰要因が発生したときにも、低消費電力動作モードから通常動作モードに復帰することができる。

【0017】

請求項7に記載した手段によれば、復帰指令信号の発生時における共用カウンタのカウント値がバッファレジスタに格納されるので、低消費電力動作モードの途中で復帰時間が経過する前に外部割り込みなどの復帰要因の発生により通常動作モードに復帰した場合でも、バッファレジスタの値を参照することにより低消費電力動作モードにあった時間を確認することができる。

【0018】**【発明の実施の形態】**

以下、本発明の一実施形態について図1および図2を参照しながら説明する。

図1は、ワンチップマイクロコンピュータの内部構成、特にはウォッチドッグタイマとスリープ制御タイマの構成を示すもので、図3と同一構成部分には同一符号を付している。このワンチップマイクロコンピュータ11（以下マイコン11と称す）は、例えば車両のボディ制御用ECU(Electronic Control Unit)に設けられた制御基板に搭載されており、バッテリー電圧を降圧して生成された制御用電源電圧の供給を受けて動作するようになっている。

【0019】

CPU12は、アドレスバス13とデータバス14を介して、メモリ、入出力ポート、タイマ、カウンタ、通信回路、A/D変換器、D/A変換器など各種の機能回路（何れも図示せず）と接続されている。CPU12および各機能回路に

は、通常動作モードにおいて水晶発振回路 15 からメインクロック（システムクロック）が供給されるようになっている。水晶発振回路 15 には、水晶発振子 16 とコンデンサ C1、C2 とが接続されるようになっている。

【0020】

このマイコン 11 は、例えば車両放置時などイグニッションスイッチがオフとされた場合に消費電流を極力低減できるように、スリープモード（低消費電力動作モードに相当）での動作が可能となっている。このスリープモードでは、水晶発振回路 15 の発振は停止してメインクロックが停止し、CPU 12 はプログラムの逐次実行動作を停止する。

【0021】

しかし、スリープモードに移行した後であっても例えば車両のドアロック制御などを行う必要があるため、一定の（または車両の状態により定められる）スリープ時間が経過するごとに、一時的に CPU 12 を通常動作モードに復帰（ウェイクアップ）させるようになっている。スリープ信号 SLP はマイコン 11 の動作モードを表す信号であり、H レベルの場合にはスリープモード、L レベルの場合には通常動作モードにあることを示している。

【0022】

ウォッチドッグタイマ 17 は、CPU 12 からのクリア信号 CLR の入力が所定の上限監視時間以上途絶えたとき、またはクリア信号 CLR が所定の下限監視時間よりも早いタイミングで入力されたときにリセット信号 RST（異常検知信号に相当）を発生するもので、レジスタ 4、カウンタ 18 および信号生成回路 19 から構成されている。

【0023】

スリープ制御タイマ 20 は、スリープモードへの移行後所定の復帰時間が経過したときに通常動作モードへの移行を指示するウェイクアップ信号 WKUP（復帰指令信号に相当）を発生するもので、レジスタ 8、カウンタ 18、信号生成回路 21 およびバッファレジスタ 22 から構成されている。カウンタ 18 とレジスタ 4、8、22 は、アドレスバス 13 とデータバス 14 に接続されている。

【0024】

カウンタ 18 は、ウォッチドッグタイマ 17 とスリープ制御タイマ 20 とで用いられる共用カウンタであって、マイコン 11 に制御用電源電圧が供給されている限り発振し続けるサブクロック発振回路 2 からのサブクロック CK（動作クロックに相当）をカウントアップするようになっている。このカウンタ 18 にクリア信号 CLR が入力されると、カウント値 N は 0 にクリアされる。

【0025】

レジスタ 4（監視時間レジスタに相当）には、上限監視時間および下限監視時間に相当するサブクロック CK のカウント設定値 WDmax および WDmin が設定されている。また、後述するように、レジスタ 8（復帰時間レジスタに相当）には、通常動作モードからスリープモードへの移行時に、上記復帰時間に応じたサブクロック CK のカウント設定値 SL が設定されるようになっている。

【0026】

信号生成回路 19（監視用比較手段に相当）は、カウンタ 18 のカウント値 N とレジスタ 4 のカウント設定値 WDmax、WDmin とを比較する比較器 5 と、通常動作モードにおいて当該比較器 5 の出力信号を通過させる AND ゲート 23（ゲート手段に相当）を有している。比較器 5 は、カウンタ 18 のカウント値 N がカウント設定値 WDmax を超えた場合およびカウント値 N がカウント設定値 WDmin に達する前にクリアされた場合に、CPU 12 の割り込み端子に対しリセット信号 RST を出力するようになっている。また、AND ゲート 23 の一方の入力端子には比較器 5 の出力信号が入力され、他方の入力端子にはスリープ信号 SLP がインバータ 24 を介して入力されている。これにより、信号生成回路 19 は、通常動作モードにおいてのみリセット信号 RST を出力可能となる。

【0027】

信号生成回路 21（復帰用比較手段に相当）は、カウンタ 18 のカウント値 N とレジスタ 8 のカウント設定値 SL とを比較する比較器 9 と、スリープモードにおいて当該比較器 9 の出力信号を通過させる AND ゲート 25（ゲート手段に相当）を有している。比較器 9 は、カウンタ 18 のカウント値 N がカウント設定値 SL を超えた場合にウェイクアップ信号 WKUP を出力するようになっている。また、AND ゲート 25 の一方の入力端子には比較器 9 の出力信号が入力され、

他方の入力端子にはスリープ信号 SLP が入力されている。これにより、信号生成回路 21 は、スリープモードにおいてのみウェイクアップ信号 WKUP を出力可能となる。

【0028】

バッファレジスタ 22 には、マイコン 11 がスリープモードにある期間、カウンタ 18 のカウント値 N が格納されるようになっている。スリープモードにあるマイコン 11 は、上記復帰時間が経過する前であっても、外部割り込みの発生などの要因により通常動作モードに移行する場合があります、CPU 12 は、ウェイクアップした後でこのバッファレジスタ 22 に格納されたカウント値 N を参照することにより、スリープ状態にあった時間を認識することができるようになっている。

【0029】

次に、図 2 に示すタイミングチャートを参照しながら本実施形態の作用について説明する。

図 2 は、上から順にタイマ 18 のカウント値 N、CPU 12 からのクリア信号 CLR、信号生成回路 19 から出力されるリセット信号 RST、スリープ信号 SLP を示している。

【0030】

スリープ信号 SLP が L レベルにある通常動作モードにおいて、信号生成回路 19 の AND ゲート 23 は信号通過状態となり、信号生成回路 21 の AND ゲート 25 は信号遮断状態となる。これにより、信号生成回路 19 が有効化され、信号生成回路 21 が無効化される。

【0031】

カウント値 N がカウント設定値 WDmin と WDmax との間にある期間にクリア信号 CLR が入力されていれば、信号生成回路 19 はリセット信号 RST を出力しない（時刻 t1）。これに対し、カウント値 N がカウント設定値 WDmin よりも小さい時にクリア信号 CLR が入力されると、信号生成回路 19 はリセット信号 RST を出力する（例えば時刻 t2 に示すタイミング）。また、クリア信号 CLR が入力されずカウント値 N がカウント設定値 WDmax に達したときも、信号

生成回路 19 はリセット信号 RST を出力する (時刻 t 3)。

【0032】

一方、スリープ信号 SLP が L レベルから H レベルになり、マイコン 11 が通常動作モードからスリープモードに移行すると、信号生成回路 19 の AND ゲート 23 は信号遮断状態となり、信号生成回路 21 の AND ゲート 25 は信号通過状態となる。これにより、信号生成回路 19 が無効化され、信号生成回路 21 が有効化される。この動作モードの移行時において、レジスタ 8 には、その時のカウント値 NA にスリープ信号 SLP に相当するカウント値 NSL が加算されたカウント設定値 SL が設定される (時刻 t 4)。この設定は、スリープモードに移行する前に CPU 12 が実行してもよいし、専用のハードウェアにより実行してもよい。

【0033】

CPU 12 がスリープモードに移行すると、カウンタ 18 へのクリア信号 CLR は与えられず、カウンタ 18 はクリアされることなくアップカウントし続ける。やがて、カウント値 N が上記カウント設定値 SL に達すると、信号生成回路 21 からウェイクアップ信号 WKUP が出力され、CPU 12 が通常動作モードに復帰する (時刻 t 5)。

【0034】

このように本実施形態のマイコン 11 は、ウォッチドッグタイマ 17 とスリープ制御タイマ 20 を備え、それぞれの信号生成回路 19 と 21 でカウンタ 18 を共用している。ウォッチドッグタイマ 17 は、CPU 12 が暴走して所定の監視時間内にクリア信号出力ルーチンを実行できなくなったことを検出するものであるため、CPU 12 の動作が停止するスリープモードでは用いる必要がない。一方、スリープ制御タイマ 20 は、スリープモードへの移行後復帰時間が経過したときに通常動作モードへのウェイクアップ信号 WKUP を発生するものであるため、通常動作モードでは用いる必要がない。

【0035】

マイコン 11 は、こうしたウォッチドッグタイマ 17 とスリープ制御タイマ 20 の特性、つまり両者がカウンタ 18 を同時に使用することがないという点に着

目し、従来それぞれが有していたカウンタを減らした構成となっている。これにより、従来構成に比べてマイコン 11 の回路規模を縮小でき、チップ面積の縮小ひいてはコストの低減が図られる。また、マイコン 11 の消費電流も低減することができる。

【0036】

この場合、信号生成回路 19 と 21 は、スリープ信号 SLP をゲート信号とする AND ゲート 23、25 を用いることにより、互いに相補的な動作をするようになっているため、互いに相手側機能によるカウンタ 18 の操作によっても誤信号を出力することがない。また、バッファレジスタ 22 を設けたので、CPU 12 は、外部割り込みの発生などの要因によりウェイクアップした後でも、スリープ状態にあった時間を認識することができる。

【0037】

なお、本発明は上記し且つ図面に示す実施形態に限定されるものではなく、例えば以下のように変形または拡張が可能である。

マイコン 11 が通常動作モードからスリープモードに移行するときに、カウンタ 18 を一旦クリアし、レジスタ 8 に、カウント設定値 SL としてスリープ信号 SLP に相当するカウント値 NSL を設定してもよい。

【0038】

ウォッチドッグタイマ 17 は、カウンタ 18 のカウント値 N がカウント設定値 WDmax を超えた場合にのみリセット信号 RST を出力する構成としてもよい。

信号生成回路 19、21 において、それぞれカウンタ 18 と比較器 5 との間、カウンタ 18 と比較器 9 との間に AND ゲート 23、25 を設けてもよい。

バッファレジスタ 22 は必要に応じて設ければよい。

【図面の簡単な説明】

【図 1】 本発明の一実施形態であるマイコンの内部構成、特にウォッチドッグタイマとスリープ制御タイマの構成を示すブロック図

【図 2】 タイミングチャート

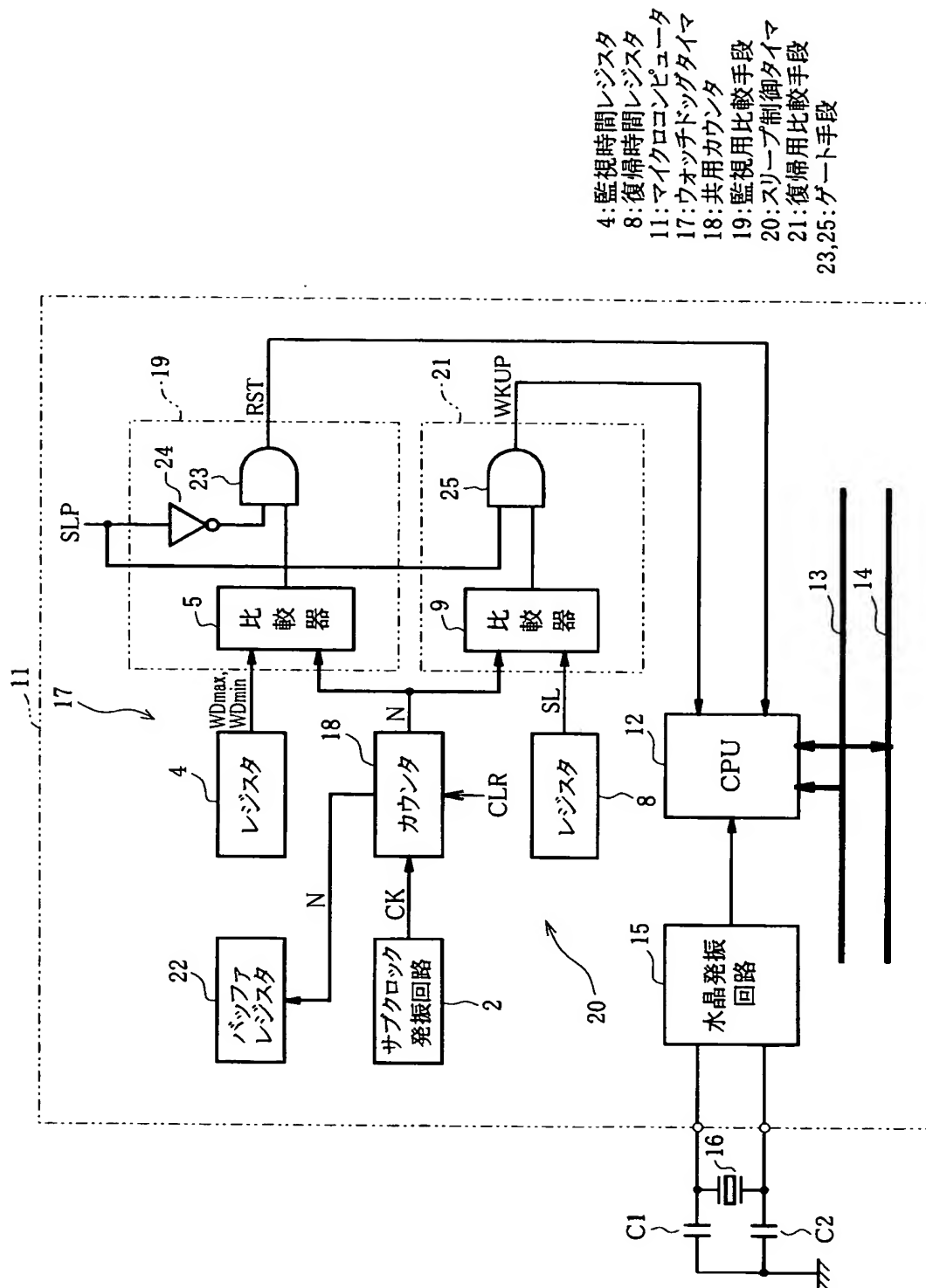
【図 3】 従来構成を示すウォッチドッグタイマとスリープ制御タイマのブロック図

【符号の説明】

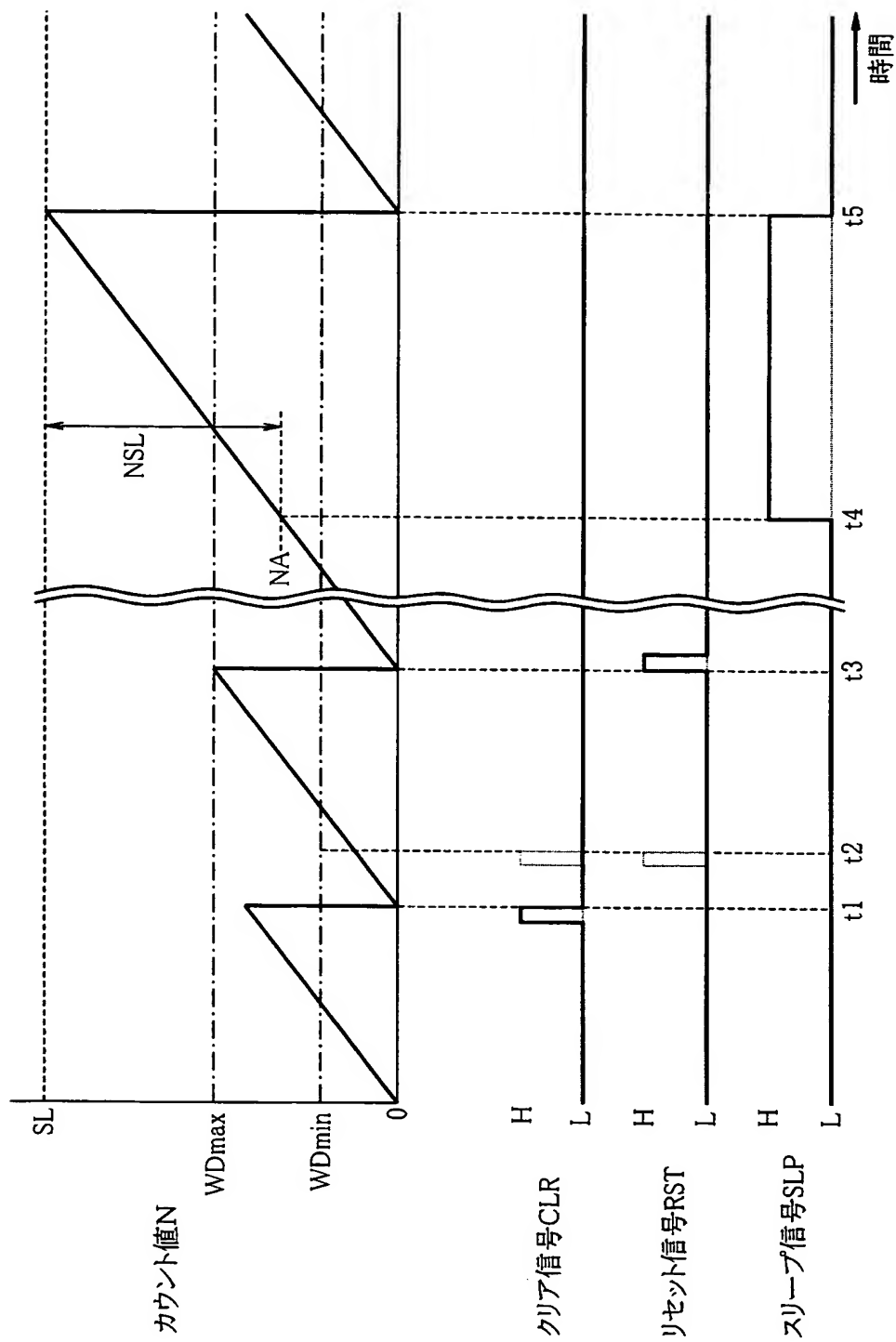
1 1 はマイクロコンピュータ、4 はレジスタ（監視時間レジスタ）、5、9 は比較器、8 はレジスタ（復帰時間レジスタ）、1 7 はウォッチドッグタイマ、1 8 はカウンタ（共用カウンタ）、1 9 は信号生成回路（監視用比較手段）、2 0 はスリープ制御タイマ、2 1 は信号生成回路（復帰用比較手段）、2 2 はバッファレジスタ、2 3、2 5 はANDゲート（ゲート手段）である。

【書類名】 図面

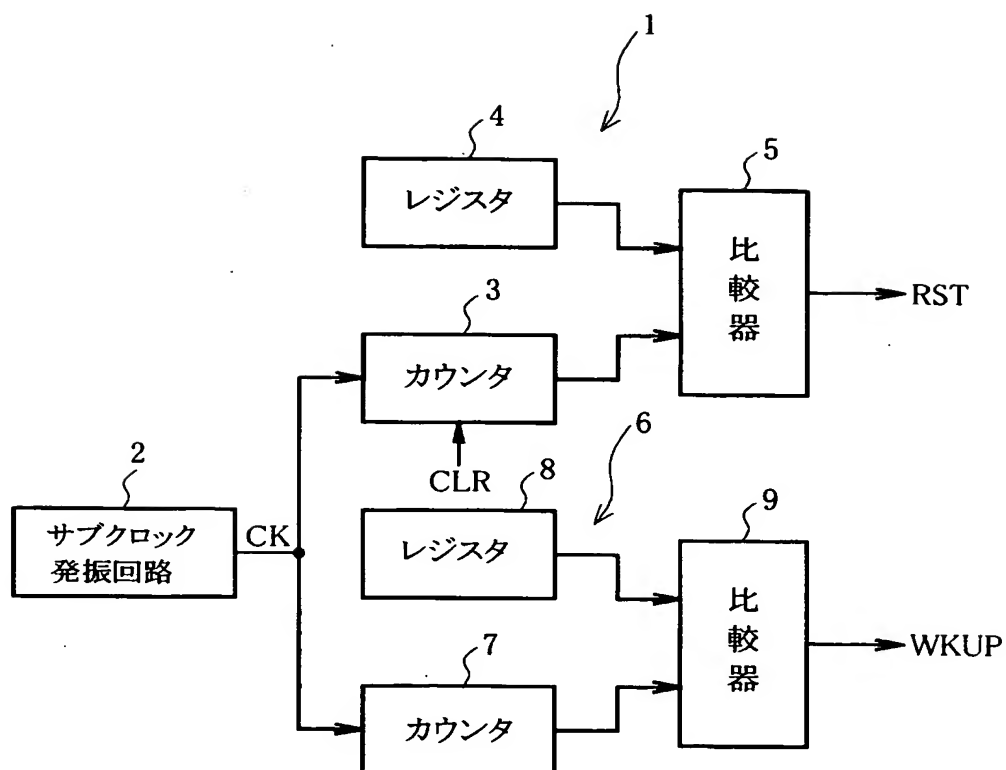
【図 1】



【図 2】



【図 3】



【書類名】 要約書

【要約】

【課題】 ウォッチドッグタイマとスリープ制御タイマとを備えたものにおいて回路規模の縮小を図る。

【解決手段】 マイコン 1 1 のウォッチドッグタイマ 1 7 とスリープ制御タイマ 2 0 は、それぞれの信号生成回路 1 9 と 2 1 とでカウンタ 1 8 を共用して用いる。通常動作モードでは、AND ゲート 2 3 が信号通過状態となりリセット信号 R S T を出力可能となる。スリープモードでは、AND ゲート 2 5 が信号通過状態となりウェイクアップ信号 W K U P を出力可能となる。

【選択図】 図 1

特願 2 0 0 3 - 0 4 7 4 7 2

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 2 6 0]

1 . 変更年月日

1 9 9 6 年 1 0 月 8 日

[変更理由]

名称変更

住 所

愛知県刈谷市昭和町 1 丁目 1 番地

氏 名

株式会社デンソー